

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-316404

(43)公開日 平成8年(1996)11月29日

(51)Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/50			H 0 1 L 23/50	W
				X
				Z
25/00			25/00	B

審査請求 未請求 請求項の数10 O L (全 4 頁)

(21)出願番号 特願平7-115446

(22)出願日 平成7年(1995)5月15日

(71)出願人 000190688

新光電気工業株式会社

長野県長野市大字栗田字舎利田711番地

(72)発明者 柴本 強

長野県長野市大字栗田字舎利田711番地

新光電気工業株式会社内

(72)発明者 渡辺 章司

長野県長野市大字栗田字舎利田711番地

新光電気工業株式会社内

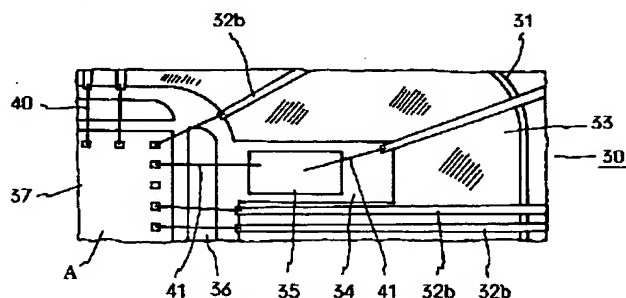
(74)代理人 弁理士 綿貫 隆夫 (外1名)

(54)【発明の名称】 多層リードフレームおよびこれを用いた半導体装置

(57)【要約】

【目的】 信号遅延を招くことのない多層リードフレームを提供する。

【構成】 ダイパッド31上にリードフレーム32を積層した少なくとも2層の多層リードフレームにおいて、前記リードフレーム32の電源用リード32a先端および/または接地用リード先端を信号用リード32bよりも後退させて、該電源用リード32a先端および/または接地用リード先端とダイパッド31上の半導体素子搭載領域Aとの間にノイズ吸収用の受動素子35を配置したことを特徴としている。



【特許請求の範囲】

【請求項 1】 ダイパッド上にリードフレームを積層した少なくとも 2 層の多層リードフレームにおいて、前記リードフレームの電源用リード先端および／または接地用リード先端を信号用リード先端よりもダイパッド周縁方向に後退させて、該電源用リード先端および／または接地用リード先端とダイパッド上の半導体素子搭載領域との間にノイズ吸収用の受動素子を配置したことを特徴とする多層リードフレーム。

【請求項 2】 前記受動素子がコンデンサであることを特徴とする請求項 1 記載の多層リードフレーム。

【請求項 3】 前記受動素子がコンデンサ、抵抗等を含むフィルタであることを特徴とする請求項 1 記載の多層リードフレーム。

【請求項 4】 前記ダイパッドが電源プレーンを兼用することを特徴とする請求項 1、2 または 3 記載の多層リードフレーム。

【請求項 5】 前記ダイパッドが接地プレーンを兼用することを特徴とする請求項 1、2 または 3 記載の多層リードフレーム。

【請求項 6】 請求項 1、2、3、4 または 5 記載の多層リードフレームの前記ダイパッド上に半導体素子が搭載され、前記リードフレームの信号用リードと前記半導体素子とが電気的に接続され、さらに前記リードフレームの電源用リードおよび／または接地用リードと半導体素子とが前記受動素子を介して電気的に接続されると共に、前記半導体素子が気密に封止されていることを特徴とする半導体装置。

【請求項 7】 ダイパッド上にリードフレームを積層した少なくとも 2 層の多層リードフレームにおいて、前記リードフレームの所要の信号用リード先端をダイパッド周縁方向に後退させて該信号用リード先端とダイパッド上の半導体素子搭載領域との間に受動素子を配置したことを特徴とする多層リードフレーム。

【請求項 8】 前記受動素子がコンデンサ、抵抗等を含むフィルタまたは終端抵抗であることを特徴とする請求項 7 記載の多層リードフレーム。

【請求項 9】 前記ダイパッドが電源プレーンまたは接地プレーンを兼用することを特徴とする請求項 7 または 8 記載の多層リードフレーム。

【請求項 10】 請求項 7、8 または 9 記載の多層リードフレームの前記ダイパッド上に半導体素子が搭載され、前記リードフレームの信号用リードと前記半導体素子とが電気的に接続され、さらに前記所要の信号用リードと半導体素子とが前記受動素子を介して電気的に接続されると共に、前記半導体素子が気密に封止されていることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は多層リードフレームおよ

びこれを用いた半導体装置に関する。

【0002】

【従来の技術】 半導体素子が高速化するにつれ、半導体素子のスイッチングノイズや電源ノイズを取り除くためのデカップリングコンデンサやバイパスコンデンサが必要とされるようになってきている。このようなデカップリングコンデンサやバイパスコンデンサは、半導体素子を樹脂封止した半導体装置の該封止樹脂の外側に配置する例もあるが、電源ノイズ等を効率的に吸収するにはできるだけ半導体素子の近くに配置するのが好適であり、そのために半導体素子を搭載するダイパッド上にコンデンサを配置するようにしたもの知られている。

【0003】 図 3 は従来の上記多層リードフレーム 10 の例を示す。10 はダイパッド、12 は絶縁フィルム 14 によりダイパッド 10 上に積層されるリードフレームである。16 はコンデンサであり、ダイパッド 10 上に半導体素子搭載領域に近接して配置される。ダイパッド 10 上に搭載された半導体素子 18 はワイヤ 20a によりリードフレーム 12 の信号リードと接続され、またワイヤ 20b によりコンデンサ 16 を介してリードフレーム 12 の電源リードに接続される。上記のように電気的に接続されて、封止樹脂により半導体素子 18 が封止されて半導体装置に完成される。

【0004】

【発明が解決しようとする課題】 しかしながら、上記多層リードフレームあるいは半導体装置では、半導体素子 18 に近接してコンデンサを配置できるのでスイッチングノイズや電源ノイズの吸収には有利であるが、図示のごとく半導体素子 18 とリードフレーム 12 のリード先端との間にコンデンサ 16 を配置するスペースが必要となり、結果的に信号ライン（ワイヤ 20a）の長さが長くなってしまい、信号の遅延を招く不具合がある。

【0005】 そこで、本発明は上記問題点を解決すべくなされたものであり、その目的とするところは、信号遅延を招くことのない多層リードフレームおよびこれを用いた半導体装置を提供するにある。

【0006】

【課題を解決するための手段】 本発明は上記目的を達成するため次の構成を備える。すなわち、本発明に係る多層リードフレームでは、ダイパッド上にリードフレームを積層した少なくとも 2 層の多層リードフレームにおいて、前記リードフレームの電源用リード先端および／または接地用リード先端を信号用リード先端よりもダイパッド周縁方向に後退させて、該電源用リード先端および／または接地用リード先端とダイパッド上の半導体素子搭載領域との間にノイズ吸収用の受動素子を配置したことを特徴としている。上記受動素子にはコンデンサあるいはフィルタを好適に用いることができる。また、前記ダイパッドは電源プレーンまたは接地プレーンを兼用することができる。さらに本発明に係る半導体装置で

は、上記多層リードフレームの前記ダイパッド上に半導体素子が搭載され、前記リードフレームの信号用リードと前記半導体素子とが電氣的に接続され、さらに前記リードフレームの電源用リードおよび／または接地用リードと半導体素子とが前記受動素子を介して電氣的に接続されると共に、前記半導体素子が気密に封止されていることを特徴としている。さらにまた本発明に係る多層リードフレームでは、ダイパッド上にリードフレームを積層した少なくとも2層の多層リードフレームにおいて、前記リードフレームの所要の信号用リード先端をダイパッド周縁方向に後退させて該信号用リード先端とダイパッド上の半導体素子搭載領域との間に受動素子を配置したことを特徴としている。上記受動素子にはコンデンサ、抵抗等を含むフィルターまたは終端抵抗を好適に用いることができる。またダイパッドは電源プレーンまたは接地プレーンを兼用することができる。またさらに本発明に係る半導体装置では、上記多層リードフレームの前記ダイパッド上に半導体素子が搭載され、前記リードフレームの信号用リードと前記半導体素子とが電氣的に接続され、さらに前記所要の信号用リードと半導体素子とが前記受動素子を介して電氣的に接続されると共に、前記半導体素子が気密に封止されていることを特徴としている。

【0007】

【作用】本発明によれば、受動素子が半導体素子の近くに配置されるから電源ノイズを効果的に吸収できる多層リードフレームあるいは半導体装置を提供できる。また、受動素子が配置されることにより後退するリードは電源用リード、接地用リードあるいは所要の信号用リードであって、信号用リード先端は半導体素子近くまで伸びているので、ワイヤの長さ（信号ライン）が長くならず、信号遅延を防止できる。

【0008】

【実施例】以下、本発明の好適な実施例を添付図面に基づいて詳細に説明する。図1は多層リードフレーム30の部分断面図、図2はその部分平面図である。31はダイパッド、32はリードフレーム（図ではインナーリード部分を示す）であり、両者は絶縁フィルム33により接着されて積層されている。リードフレーム32のリードのうち、32aは電源用リード、32bは信号用リードである。またAは半導体素子搭載領域を示す。

【0009】図から明確なように、電源用リード32aは信号用リード32bと比較してその先端が半導体素子搭載領域Aから後退している。すなわち、電源用リード32aは信号用リード32bより短く形成されている。換言すれば、信号用リード32b先端は半導体素子搭載領域Aにより近いところまで伸びており、電源用リード32aの先端は半導体素子搭載領域Aから離れていることになる。前記絶縁フィルム33は電源用リード32a、信号用リード32bをダイパッド31から隔離す

ばよいので、電源用リード32aに対応する部分は図2から明確なように切欠34が形成され、この部分はダイパッド31上面が露出している。

【0010】35は受動素子の一例であるデカップリングコンデンサであり、上記切欠34が形成されて露出されたダイパッド31のスペースを利用して該スペース内に配置されている。したがってデカップリングコンデンサ35は半導体素子搭載領域Aに極めて近接して配置することができる。デカップリングコンデンサ35自体の構造は公知のものを採用できる。例えば、ダイパッド31上面にスパッタリング、蒸着またはめっきによりパラジウムあるいはアルミニウム等からなる下部電極35aを形成し、この下部電極35a上にやはりスパッタリングまたはCVDによりチタン酸バリウムあるいはチタン酸ストロンチウム等からなる高誘電体層35bを形成し、この高誘電体層35b上にスパッタリング、蒸着またはめっきによりパラジウムあるいはアルミニウム等からなる上部電極35cを形成することによって構成できる。もちろんデカップリングコンデンサ35は別途形成されたチップコンデンサを用いてもよい。

【0011】なお、32cは上記電源用リード32a、信号用リード32b先端に形成した、ワイヤボンディング用の銀めっき皮膜、36は半導体素子を樹脂封止する際の封止樹脂の食いつき用の貫通孔である。半導体装置に完成するには、半導体素子搭載領域Aに半導体素子37を接着剤38により固着し、信号用リード32bとワイヤ40により電氣的に接続し、さらに電源用リード32aとワイヤ41、41によりデカップリングコンデンサ35を介して接続する。そして封止樹脂（図示せず）により半導体素子37を封止して半導体装置に完成される。

【0012】上記のように、デカップリングコンデンサ35が半導体素子37の近くに配置されるから半導体素子のスイッチングノイズまたは電源ノイズを効果的に吸収できる多層リードフレームあるいは半導体装置を提供できる。また、デカップリングコンデンサ35が配置されることにより後退するリードは電源用リード32aであって、信号用リード32b先端は半導体素子37近くまで伸びているので、ワイヤ40の長さ（信号ライン）が長くならず、信号遅延を防止できる。

【0013】ダイパッド31は電源プレーンとして用いてもよい。あるいは接地プレーンとして用いてもよい。また上記実施例では、電源用リード32a先端をダイパッド31の周縁方向に後退させて、これにより生じたスペースに受動素子を配置したが、同様にして接地用リード先端をダイパッド31の周縁方向に後退させて（図示せず）、これにより生じたスペースに受動素子を配置し、受動素子を介して半導体素子37と接地用リードとを接続してもよい。電源ノイズ等を除去するためのコンデンサは、電源（パワー）と接地（グランド）間に配置

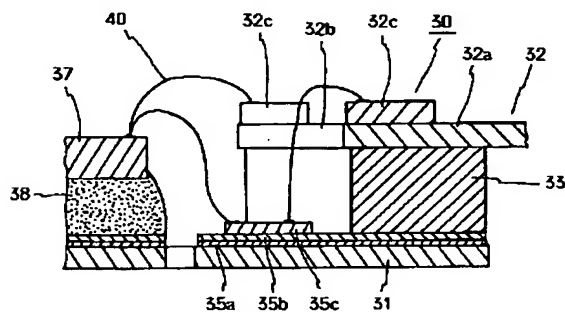
5

する。したがって電源用リードと半導体素子37の間にコンデンサを配置する場合、ダイパッド31は接地プレーンとするのが好適であり、一方接地用リードと半導体素子37との間にコンデンサを配置する場合、ダイパッド31は電源プレーンとするのが好適である。また上記実施例では2層の多層リードフレームで説明したが、電源プレーン、接地プレーン、リードフレームの3層（この場合電源プレーン、接地プレーンのいずれかがダイパッドを兼用する）を絶縁フィルムを介して積層した多層リードフレームに構成してもよいし、場合によっては4層以上の多層に形成してより多機能のものに構成することもできる。

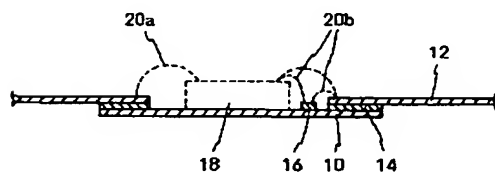
【0014】また受動素子として上記ではデカップリングコンデンサの例をあげたが、LCフィルター、RCフィルターを構成するコイル、抵抗、コンデンサを形成または配置してもよい。さらには他の受動素子を配置することができることももちろんである。またリードフレームのタイプもクワッドタイプのみならず、ディップタイプその他のリードフレームのものに応用できることももちろんである。

【0015】さらに上記実施例では電源用リード32a先端および/または接地用リード先端を後退させたが、所要の信号用リード（特に高周波の信号を扱うリード）先端を同様にしてダイパッド31の周縁方向に後退させて、これにより生じたスペースに受動素子を形成または配置し、所要の信号用リード、受動素子、半導体素子を接続してもよい。この場合の受動素子としてはLCフィルターや終端抵抗等を好適に用いることができる。この実施例においてもフィルターを半導体素子の近傍に配置

【図1】



【図3】



6

できるので、フィルター効果を向上させ得る。また、前記デカップリングコンデンサと同様に従来外付けしていた部品を半導体装置内に収納できるので、プリント回路基板への実装部品数の削減、実装密度の向上を図れる。

【0016】

【発明の効果】本発明によれば、前述のように、受動素子が半導体素子の近くに配置されるからスイッチングノイズや電源ノイズを効果的に吸収できる多層リードフレームあるいは半導体装置を提供できる。また、受動素子が配置されることにより後退するリードは電源用リード、接地用リードあるいは所要の信号用リードであって、信号用リード先端は半導体素子近くまで伸びているので、ワイヤの長さ（信号ライン）が長くなり、信号遅延を防止できる。

【図面の簡単な説明】

【図1】多層リードフレームの部分断面図である。

【図2】多層リードフレームの部分平面図である。

【図3】従来の多層リードフレームの部分断面図である。

【符号の説明】

30 多層リードフレーム

31 ダイパッド

32 リードフレーム

32a 電源用リード

32b 信号用リード

33 絶縁フィルム

34 切欠

35 デカップリングコンデンサ

A 半導体素子搭載領域

【図2】

